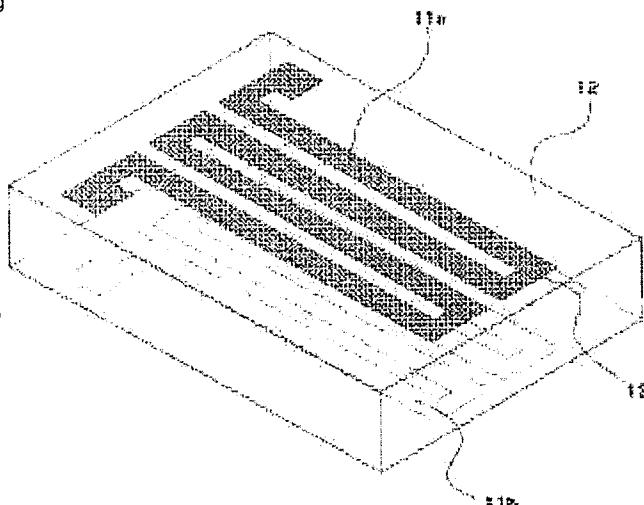


**Espacenet****Bibliographic data: JP 2003161770 (A)****MAGNETISM DETECTING ELEMENT**

**Publication date:** 2003-06-06  
**Inventor(s):** EDO MASAHARU ±  
**Applicant(s):** FUJI ELECTRIC CO LTD ±  
**Classification:** - international: G01R33/02; H01L43/00; (IPC1-7): G01R33/02; H01L43/00  
- European:  
**Application number:** JP20010361247 20011127  
**Priority number(s):** JP20010361247 20011127

**Abstract of JP 2003161770 (A)**

**PROBLEM TO BE SOLVED:** To make a dual arrangement of elements realizable by reducing substrate stress without increasing the size of the elements or their mounting area. ; **SOLUTION:** Then film magnetic cores made of one strip-shaped magnetic body or obtained by electrically connecting two strip-shaped magnetic bodies or more to each other are formed on the both front and back surfaces of a glass substrate 12, (the film magnetic core on the upper surface is indicated with a mark 11a, the film magnetic core on the lower surface is with a mark 11b, and conductor for electrically connecting the two strip-shaped magnetic bodies or more are with a mark 13 in Fig.). It is possible to eliminate substrate distortion due to residual stress associated with sputtering after film formation. By making detecting distances of magnetic fields approximately the same between the film magnetic cores, corrections on differences in arrangement locations are made unnessesser. ; **COPYRIGHT:** (C) 2003,JPO



Last updated:  
04.04.2011 Worldwide  
Database 5.7.20; 92p

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2003-161770

(P2003-161770A)

(43) 公開日 平成15年6月6日 (2003. 6. 6)

(51) Int.Cl.<sup>7</sup>

G 0 1 R 33/02  
H 0 1 L 43/00

識別記号

F I

C 0 1 R 33/02  
H 0 1 L 43/00

テーマコード(参考)

D 2 G 0 1 7

審査請求 未請求 請求項の数14 O L (全 10 頁)

(21) 出願番号 特願2001-361247(P2001-361247)

(71) 出願人 000005234

富士電機株式会社

神奈川県川崎市川崎区田辺新田1番1号

(22) 出願日 平成13年11月27日 (2001. 11. 27)

(72) 発明者 江戸 雅晴

神奈川県川崎市川崎区田辺新田1番1号

富士電機株式会社内

(74) 代理人 100075166

弁理士 山口 嶽 (外2名)

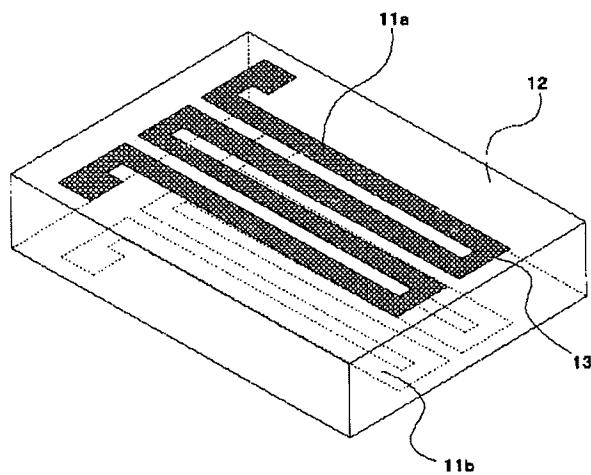
F ターム(参考) 2Q017 AA01 AC09 AD51 AD63 AD65

(54) 【発明の名称】 磁気検出素子

(57) 【要約】

【課題】 基板応力を減少させ、素子サイズや実装面積を大きくすることなく素子のデュアル配置を実現可能とする。

【解決手段】 ガラス基板12の表裏両面に、1つの短冊状磁性体、または2つ以上の短冊状磁性体を互いに電気的に接続してなる薄膜磁気コアを形成する(図では、上面の薄膜磁気コアを符号11a、下面の薄膜磁気コアを符号11b、2つ以上の短冊状磁性体を互いに電気的に接続するための導体を符号13、でそれぞれ示す)ことにより、成膜後のスパッタに伴う残留応力による基板の歪みをなくし得るようにする。また、磁界の検出距離を各薄膜磁気コア間でほぼ等しくすることで、配置位置の相違による補正を不要とする。



## 【特許請求の範囲】

【請求項1】 非磁性基板に高透磁率磁性膜を形成した後短冊状に加工して得られる薄膜磁性体に高周波電流を印加し、外部磁界を与えてそのインピーダンスを変化させるようにした磁気インピーダンス効果を利用する磁気検出素子であって、

単体の短冊状薄膜磁性体からなる薄膜磁気コア、または2つ以上の短冊状薄膜磁性体を電気的に接続した集合体からなる薄膜磁気コアが、前記非磁性基板の表裏各面にそれぞれ1つ以上形成されていることを特徴とする磁気検出素子。

【請求項2】 前記高透磁率磁性膜の材料がアモルファス磁性材料であることを特徴とする請求項1に記載の磁気検出素子。

【請求項3】 前記高透磁率磁性膜がナノ結晶軟磁性膜であることを特徴とする請求項1に記載の磁気検出素子。

【請求項4】 前記薄膜磁気コアの長手方向が同一方向であり、各々の薄膜磁気コアの位置関係が前記基板に対して対称であることを特徴とする請求項1ないし3のいずれかに記載の磁気検出素子。

【請求項5】 前記薄膜磁気コア各々の長手方向の相対的な角度を0度から90度の範囲で変化させることを特徴とする請求項1ないし3のいずれかに記載の磁気検出素子。

【請求項6】 前記高透磁率磁性膜の厚さが1μm以上であることを特徴とする請求項1ないし5のいずれかに記載の磁気検出素子。

【請求項7】 前記非磁性基板の両面に形成された複数の薄膜磁気コアが、互いに電気的に直列接続されていることを特徴とする請求項1ないし6のいずれかに記載の磁気検出素子。

【請求項8】 前記非磁性基板の両面に形成された複数の薄膜磁気コアが、前記非磁性基板に形成された貫通穴を通して電気的に接続されていることを特徴とする請求項1ないし7のいずれかに記載の磁気検出素子。

【請求項9】 前記薄膜磁気コアの周囲に絶縁体を介してバイアスコイルを巻回することを特徴とする請求項1ないし7のいずれかに記載の磁気検出素子。

【請求項10】 前記薄膜磁気コアの周囲に絶縁体を介してバイアスコイルと負帰還コイルとを巻回することを特徴とする請求項1ないし8のいずれかに記載の磁気検出素子。

【請求項11】 前記バイアスコイルが前記薄膜磁気コアと同一平面上に薄膜で形成されていることを特徴とする請求項9に記載の磁気検出素子。

【請求項12】 前記バイアスコイルと負帰還コイルとが前記薄膜磁気コアと同一平面上に薄膜で形成されていることを特徴とする請求項10に記載の磁気検出素子。

【請求項13】 前記バイアスコイルと負帰還コイルが

それぞれ電気的に直列接続されていることを特徴とする請求項10に記載の磁気検出素子。

【請求項14】 前記非磁性基板の両面に形成された複数の薄膜磁気コアが、非磁性基板に形成された貫通穴を通して互いに電気的に直列接続され、かつ、薄膜状のバイアスコイルと負帰還コイルが非磁性基板に形成された貫通穴を通してそれぞれ電気的に直列接続されていることを特徴とする請求項12に記載の磁気検出素子。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】この発明は、磁気検出を行なう磁気センサまたはこれを用いた電流センサ、特に磁気インピーダンス効果を利用した高感度の磁気検出素子に関する。

## 【0002】

【従来の技術】近年、情報機器や計測・制御機器の高性能化、小型薄型化および低コスト化が急速に進み、これらの急速な発展に伴い、それらに用いられる磁気センサ、電流センサなどにも小型、低コスト、高感度などの要求が大きくなっている。

【0003】従来から用いられている磁気センサとしてはホール素子、磁気抵抗効果素子（MR素子）、巨大磁気抵抗効果素子（GMR素子）、フラックスゲートセンサなどが知られており、また電流センサとしてはカレントトランジスタを用いるものなどが知られている。例えば、コンピュータの外部記憶装置としてのハードディスク装置に用いられる磁気ヘッドには、従来のバルクタイプの誘導型磁気ヘッドからMRヘッドへと高性能化が進んでおり、現在では巨大磁気抵抗効果素子（GMR素子）を適用しようとする研究が活発に行なわれている。

【0004】また、モータの回転センサであるロータリエンコーダではマグネットリングの微小化に伴い、外部に漏れる磁束が微弱になっており、現在のMR素子に代わり高感度な磁気センサが要求される。ブレーカなども従来の機械式に代わり、電流センサを用いた電子式の開発が進んでいるが、従来のカレントトランジスタを用いた方式では小型化が困難であり、また感度、検出レンジなどの点で、磁気センサの高感度化、大レンジ化が求められている。

【0005】これらの要求を満たすため、アモルファスワイヤの磁気インピーダンス効果（以下、単にMI効果とも言う）を用いた磁気インピーダンスセンサが提案されている（特開平06-281712号公報、特開平08-330645号公報、「日本応用磁気学会誌」v.01.18, p493, 1994等参照）。MI効果とは、磁性体に高周波電流を通電した状態で外部磁界が変化すると磁性体の透磁率が変化し、それに伴い磁性体のインピーダンスが、磁界0のときと比較して数十～数百%変化する現象である。それにより、磁性体両端の電圧を測定することにより、数ガウス程度の微小な外部磁界

変化を検出することができる。このM I効果はアモルファスワイヤだけでなく、磁性薄帯や磁性薄膜でも同様に見られ、特に薄膜については小型、薄型が可能であり、信頼性、量産性に優れるため、様々な構造が提案されている（「電気学会マグネティックス研究会資料」MAG-94-75, 1994、「電気学会論文誌A」115巻10号, p949, 1995、特開平08-075835号公報等参照）。

【0006】薄膜を用いたM I素子は、磁気異方性を付与し、一軸異方性を誘導した高透磁率軟磁性膜を短冊状に加工した薄膜磁気コアで構成される。磁気異方性は磁性膜の成膜時に磁界を印加しながら行ない、さらに回転磁界中や静止磁界中で150～400°C程度の熱処理をすることにより誘導される。磁化容易軸の方向は、一般的には短冊状構造の短軸（線幅）方向である。M I素子はその長さ方向成分の磁界によって、インピーダンスが変化するという特性を示す。このときのM I特性は図13に示すように、磁場の正負でそれぞれインピーダンスのピークをとり、磁場の正負で対称であるという特性を示す。また、その変化率は数十～数百%と非常に大きな変化を示す。

【0007】図13では磁化容易軸が線幅の場合の特性であるが、長さ方向に磁気異方性を付与してもM I特性が発現する。そのときの特性は磁界0のときがインピーダンスが最も大きく、磁界の絶対値が大きくなるにつれて減少する特性になる。この場合も、インピーダンスは磁場の正負で対称になる。この場合の検出磁界方向も薄膜磁気コアの長さ方向成分である。

【0008】これらのM I特性におけるインピーダンスの変化は、薄膜磁気コアに高周波電流を印加している状態での透磁率が変化することによって引き起こされるものである。インピーダンスを抵抗成分とインダクタンス成分に分離すると、両者ともに透磁率が変化することによって変化するが、絶対値の大きい抵抗成分がその変化には支配的である。透磁率変化による抵抗変化は、基本的には高周波電流が磁性体中を流れるときに発生する表皮効果に起因するため、表皮効果を大きくするためには高周波電流の周波数を上げるか、または薄膜磁気コアである磁性体の膜厚を厚くする方法が有効となる。

【0009】以上のように、M I素子は磁界に対してインピーダンスが大きく変化することが特徴であるが、素子にバイアス磁界を印加し、磁界に対してインピーダンスの変化が大きい点で動作させることにより、さらに磁界に対して高感度に応答するセンサとなる。図13中のa点はそのバイアス点（バイアス磁界）を示すが、このバイアス磁界を印加するためには素子の周りにコイル（バイアスコイル）を形成し、そのコイルに電流を印加することで磁界を発生させることが必要である。また、感度の直線性を向上する目的で負帰還磁界をかける方式についても、コイルが必要となる。アモルファスワイヤ

を用いた場合、そのワイヤの周りに直接Cuワイヤなどを巻き、コイルを形成する構造がとられているが、薄膜で形成したM I素子では、磁性体パターンと同一基板上にコイルを薄膜で形成する構造なども提案されている（「日本応用磁気学会誌」v01. 21, p649, 1997、特開平09-269084号公報等参照）。

#### 【0010】

【発明が解決しようとする課題】上述のように、M I素子にはアモルファスワイヤを用いた構造と、薄膜を用いた構造とがあるが、特性の再現性（安定性）、信頼性、量産性の面では薄膜を用いた方が有利であると言える。薄膜を用いた場合、非磁性の基板上にスパッタ法などを用いて形成し、レジストなどの感光性材料を用いて微細パターンを形成し、ウエットエッチングや、イオンビームエッチングなどのドライエッチングを用いて、微細パターンに加工する必要がある。このとき、感光性材料のパターニングには通常、フォトマスクを使用した紫外線露光法などが用いられるが、磁性膜のスパッタ後には、磁性膜内部に強い残留応力が発生し、それに伴い基板の反りによって、パターン精度が悪化すると言う問題がある。スパッタした薄膜の成膜後の応力は成膜条件である程度制御することができ、残留応力を抑えることができるが、アモルファススパッタ膜の場合、成膜後の磁性膜を熱処理すると、強い引っ張り応力が発生する。前述したように、磁性膜の磁気異方性の誘導には、磁界中熱処理が必要であるため、この熱処理を実施すると、成膜後に残留応力を制御しても、全て引っ張り応力が発生する。基板にかかる応力は（磁性膜の内部応力×膜厚）となるため、磁界に対するインピーダンスの変化率を大きくするために磁性膜厚を数μm以上に厚くした場合には、特に応力が強く発生し、基板が大きく反って露光時の基板ステージに吸着しないなどで、微細パターン形成ができなくなることもある。

【0011】これらの応力の問題を回避するために、基板の厚さを厚くしたり材料としてのヤング率が大きい材料を用いたりする必要があるが、前者は小型、薄型とは逆行する手法であり、後者は基板材料が限定されるなどの問題がある。また、薄膜の線膨張に合わせた基板を用いるなどの方法もとられるが、同様に基板材料が限定される。

【0012】一方、M I素子は非常に好感度であるため、外乱ノイズの影響を受け易い。その影響を軽減するため、同様の素子を2個以上配置し、それらの差動出力をとる方式のものも提案されている（例えば、「電気学会マグネティックス研究会資料」MAG-93-220, 1993参考）。

【0013】特に、薄膜で形成する場合には、それらを同一基板上に形成できるため、複数の素子の位置精度がよいと言う利点がある。バイアスコイルや負帰還コイルを同一平面上に形成したコイル一体型の構造においても

同様であり、この場合、2個の素子に同一のコイルを用いることができるという利点がある（特開2000-292506号公報、特開2000-284030号公報等参照）複数の素子を用いて差動出力をとる場合には、複数の素子の位置関係が重要となる。例えば、単一の直線導体を流れる電流が発生する磁界を検出するには、導体と素子との距離によって磁界が変化するため、導体と複数の素子との距離を同一にする必要がある。例えば2個の素子を同一平面上に形成する場合、図14(a)に示すように、2つの素子142aおよび142bを隣接させて配置するか、図14(b)のように前後に配置する方法(符号142c, 142d参照)がとられる。図14(a)の場合、導体141との距離が素子142aと142bで異なるため、素子それぞれに印加される長さ方向成分の磁界143a, 143bが大きく異なる。また、図14(b)の場合、素子間で距離はほぼ同じであるが、距離が大きいため磁界が減少するだけでなく、素子が少しでも傾いたり上下にずれたりすると出力が大きく変化するなど、その特性が実装の精度に大きく依存するという問題がある。

【0014】すなわち、図14の構成では、地磁気のような大きな範囲で一様な磁界が発生している場所で用いる磁気センサであれば問題ないが、一般的には上述の導体電流測定はもちろん、磁石が発生する磁束検知なども、その磁界の強さは距離に依存するものあり、これらの構成は2個の素子を利用する利点を有効に利用しているとは言えない。加えて、複数の素子を使用する場合、位置精度をどのように向上させても、素子の個数分だけ、当然ながら素子チップが必要であり、またそれらを実装するための実装面積が増加し、必然的に小型化には限界が生じる。

【0015】したがって、この発明の課題は、上記のような応力による製造上の問題、複数の素子を用いたときの特性の向上、チップサイズの増加、実装精度の向上などを同時に解決し、低コストで高感度な磁気検出素子を提供することにある。

#### 【0016】

【課題を解決するための手段】このような課題を解決するため、請求項1の発明は、非磁性基板に高透磁率磁性膜を形成した後短冊状に加工して得られる薄膜磁性体に高周波電流を印加し、外部磁界を与えてそのインピーダンスを変化させるようにした磁気インピーダンス効果を利用する磁気検出素子であって、単体の短冊状薄膜磁性体からなる薄膜磁気コア、または2つ以上の短冊状薄膜磁性体を電気的に接続した集合体からなる薄膜磁気コアが、前記非磁性基板の表裏各面にそれぞれ1つ以上形成されていることを特徴とする。

【0017】かかる構成により、非磁性基板の両面に均等な応力がかかることになり、基板の反りなどによる製造上の問題を回避することができる。また、複数の素子

を形成する際、従来の同一平面上に形成する場合と比較して、半分の素子面積で同様の構成が実現でき、チップ面積を半分に減少させることができる。それに伴い、同数のチップを形成するために必要な基板数も半分にでき、コストも低減することができる。

【0018】請求項2の発明は、請求項1の発明において、その高透磁率磁性膜がアモルファス磁性体であることを特徴とする。アモルファス磁性体はCo系、Fe系のものが知られているが、いずれの場合も、成膜後の熱処理によって、大きな内部応力が発生するため、厚膜形成が困難であるが、この発明のようにすることで、形成を可能とする。

【0019】請求項3の発明は、請求項1の発明において、その高透磁率磁性膜がナノ結晶磁性材料であることを特徴とする。ナノ結晶磁性材料としては、例えばFe-M-X [M=Ta, Nb, Hf, Pd, Pt, Ti, X=C, B, N]なる材料が知られているが、いずれの材料もスパッタなどで成膜後に400°C~700°Cと言う高温アニールが必要であり、大きな残留応力が発生する。このため、厚膜構造の形成が困難であるが、この発明のようにすることで、その形成が可能となる。

【0020】請求項4の発明は、請求項1~3の発明において、基板両面に形成される薄膜磁気コアの長手方向を同一方向とし、各出力の差を検出することで、外乱ノイズの影響を低減したり温度特性の向上を図る。また、各素子の位置関係についても基板の板厚方向の中心を軸として対称とすることで、被測定磁界からの距離を同一にする。

【0021】こうすることにより、各素子の位置精度、方向精度はフォトリソグラフィの精度のみで決定されるため、角度の違いはほとんど無視できるほど小さくなる。また、導体を流れる電流が発生する磁界を検出する際、その距離が実装精度にかかわらず同一となるため、個々の素子に印加される磁界は同一となり、個々の位置精度の違いによる補正が不要になる。

【0022】請求項5の発明は、請求項1~3の発明において、複数の薄膜磁気コアの相対的な角度を0度から90度の範囲で変化させることを特徴とし、個々に印加される磁界を変化させることで、用途に応じた出力を得ることができる。例えば、角度を90度とすれば、直交2軸の磁界検出が可能となる。

【0023】請求項6の発明は、請求項1~5の発明において、薄膜磁気コアを形成する高透磁率磁性膜の厚さを1μm以上とすることを特徴とする。基板にかかる磁性膜の応力はその膜厚に比例するため、この発明は1μm以上に厚く成膜した場合に極めて有効である。

【0024】請求項7の発明は、請求項1~6の発明において、複数の薄膜磁気コアが電気的に直列接続されていることを特徴とする。この構成によれば、素子に印加する高周波電流の発生源を一つにすることができ、回路

が簡略化される。

【0025】請求項8の発明は、請求項7の発明において、非磁性基板両面に形成された複数の薄膜磁気コアが、非磁性基板両面に形成された貫通穴を通して電気的に直列接続されていることを特徴とする。この構成によれば、素子に印加する高周波電流の発生源を一つにすることができ、回路の簡略化を図ることができるので加えて、素子の電気的な接続を基板の片側のみで実施でき、実装の簡略化を図ることができる。

【0026】請求項9の発明は、請求項1～8に記載の磁気検出素子の周囲に、絶縁体を介してバイアスコイルを巻回することを特徴とする。バイアスコイルを巻回することで、磁気検出素子の動作点を最も高感度な位置にすることが可能となり、磁気検出素子を高性能化することができる。

【0027】請求項10の発明は、請求項1～8に記載の磁気検出素子の周囲に、絶縁体を介してバイアスコイルと負帰還コイルを巻回することを特徴とする。バイアスコイルを巻回することで、磁気検出素子の動作点を最も高感度な位置にすることが可能となり、負帰還コイルにより温度特性の向上、出力の直線性を向上させることができます。

【0028】請求項11の発明は、請求項9の発明において、バイアスコイルが薄膜磁気コアと同一平面状上に薄膜で形成する薄膜コイルであることを特徴とする。これにより、薄膜磁気コアに高効率かつ均一なバイアス磁界を印加することができ、素子の高性能化を実現できる。

【0029】請求項12の発明は、請求項10の発明において、バイアスコイルおよび負帰還コイルを薄膜磁気コアと同一平面状上に薄膜で形成する薄膜コイルであることを特徴とする。これにより、薄膜磁気コアに高効率かつ均一なバイアス磁界および負帰還磁界を印加することができ、素子の高性能化を実現できる。

【0030】請求項13の発明は、請求項11の発明において、バイアスコイルおよび負帰還コイルとなる薄膜コイルを直列接続することを特徴とする。この構成によれば、バイアスコイルおよび負帰還コイルに通電するそれぞれの電流発生源を1つにでき、回路の簡略化が図れる。

【0031】請求項14の発明は、請求項12の発明において、バイアスコイルおよび負帰還コイルとなる薄膜コイルを、非磁性基板両面に形成された貫通穴を通して電気的に直列接続することを特徴とする。この構成によれば、バイアスコイルおよび負帰還コイルに通電するそれぞれの電流発生源を1つにでき、回路の簡略化が図れるのに加えて、素子および薄膜コイルの接続を基板の片側のみで実施することができ、実装の簡略化を図ることができます。

【0032】

【発明の実施の形態】図1はこの発明の第1の実施の形態を示す斜視図である。

【0033】図示のように、磁気インピーダンス素子としての薄膜磁気コア11aおよび11bは、非磁性基板であるガラス基板12の両面に形成される。薄膜磁気コア11aおよび11bの形状は、短冊状である。この薄膜磁気コアは短冊状の構造が一つあればM I特性を示すが、インピーダンスの絶対値を大きくするためにこれらを並列に配置し、電気的に直列接続すれば良く、それら薄膜磁気コアが全て単一の磁性体で形成されていても良いし、接続部（折り返し部）13のみを導電材料で形成していても良い。図1は単一の磁性体で4個の薄膜磁気コアを直列接続した例であるが、これに限定されるものではないのは勿論である。なお、以下の説明では同一の平面上に形成され、電気的に直列接続された短冊状薄膜磁気コアの集合を、薄膜磁気コアと表現する。

【0034】図2は、この発明の製造工程説明図である。

【0035】まず、図2(a)に示すように、ガラス基板22(例えば、基板サイズ $\phi = 4 \times 2.54\text{ cm}$ (4 inch)、厚さ0.4mm)の両面に、高透磁率磁性膜としてアモルファス磁性材料であるCoHfTaPdを、両側(表面側を21a、裏面側を21bで示す)とも4μmの膜厚で成膜する。成膜には、マグネットロンスパッタ法を用いた。なお、成膜時には磁気異方性を安定にするため、加工後に磁化容易軸となる方向に100×79A/mの磁界を印加しながら行なった。また、ガラス基板22と磁性膜21a、21bの間には、他の材料を特に図示していないが、実際はガラス基板上に絶縁膜としてポリイミドを成膜している。必要に応じシリコン酸化膜、シリコン塗化膜、アルミナなどの無機絶縁膜や、他の有機絶縁膜を成膜しても良い。密着性を向上するためTiやCr、Ta、Nb、Wなどを成膜しても良い。磁性膜成膜後に磁気異方性をそろえるために、300°C、200×79A/mの回転磁界中で一時間、磁界熱処理を実施し、つづけて300°C、200×79A/mの静止磁界中で磁界熱処理を実施した。

【0036】次に、図2(b)に示すように、磁性膜加工時のマスクとして、両面の磁性膜上に感光性樹脂を用いたフォトリソグラフィ技術を用いて薄膜磁気コアのパターン23a、23bを形成する。感光性樹脂には、フォトレジストを用いた。また、フォトリソグラフィ時の露光は両面同時露光をし、現像も一度に実施した。同時に露光、現像する代わりに、片側ずつ行なっても問題はない。しかし、同時に露光することで、工程を短縮できるという利点がある。また、感光性樹脂として、フィルムレジストや感光性ポリイミドを用いても良い。

【0037】マスク形成後、図2(c)のように、感光性樹脂のパターンをエッチングマスクとしてイオンビームエッチングを用いて両面の磁性体を微細加工する。こ

の実施例においては、微細加工にはイオンビームエッチングを適用しているが、反応性イオンエッティングなどの他のドライエッティング加工法を適用しても良いし、ウエットエッティング加工法を用いても良い。あるいは、今回の実施例と反転したパターンを形成し、リフトオフ法でパターンを形成したり、メタルマスク法を用いた方法などいずれの方法でも良い。また、磁場中成膜時および静止磁界熱処理時の磁界印加方向（磁化容易軸方向）を、薄膜磁気コアパターンの幅方向になるようにしたが、この方向に限定されるものではなく、長手方向でも良い。

【0038】最後に図2(d)に示すように、マスク材料をプラズマエッティングで除去することにより、薄膜磁気コア24aおよび24bを得た後、電極となる部分にTiおよびAlを連続成膜し、エッティング加工した。なお、電極材料については後工程の接続工程により必要に応じて追加すれば良い。材料としては、上記のTi, Alに加えてCr, Nb, W, Taや、Au, Cu, Ni, Ptなど、またはこれらの多層膜が用いられる。また、特に、金属材料を成膜せずに、磁性膜そのままでも良い。

【0039】図3は各工程後および素子形成完成後の基板の反り量を示すもので、符号Iがこの発明によるものを示す。ここでは、比較のため片側にのみ薄膜磁気コアを形成した場合の特性を符号□で示す。両者の比較から、この発明によるものの方が基板の反りの減少に非常に効果があり、製造工程上極めて有利であることが分かる。ここでは、磁性膜としてアモルファス磁性材料を用いたが、例えばFe-M-X [M=Ta, Nb, Hf, Pd, Pt, Ti, X=C, B, N] の構造で知られるナノ結晶磁性材料を用いても大きな効果があるのは明白である。また、構造的には基板表裏の素子の長手方向が同一方向となるように形成されているが、このときの位置ずれは±2μmであり、角度のずれは0.06度以下であった。これにより、各薄膜磁気コアへの被測定磁界はほぼ同一となり、外部磁界も同一となるため、これらの差動をとることで、外乱ノイズを簡単に除去することができる。また、温度による特性変化についても、基板の表裏に形成されている素子は同一の特性を示すため、補正が簡単である。

【0040】図4は図1の変形例を示す上面図である。

【0041】図からも明らかなように、薄膜磁気コア41a, 41bの相対的な角度を任意に設定できるようにしたもので、同図では相対的角度はほぼ45度となっている。こうすることで、測定しようとする電流が流れている導体の近くに隣接した別の導体があるときなどに、両者の出力を考慮することで、補正することが可能となる。

【0042】特に、図5のように薄膜磁気コア51a, 51bの相対的角度が90度の場合は、それぞれの検出可能磁界が直交するため、2軸の磁気検出素子として利

用できることになる。

【0043】図6に薄膜磁気コアを形成する磁性膜の膜厚と、素子完成後の基板の反りとの関係を示す。なお、基板にはサイズΦ=4×2.54cm(4inch)、膜厚0.4mmのガラス基板を用いた。半導体プロセスを用いる場合、一般には反り量を100μm以下にする必要があるため、膜厚1μm以上で特に有効である。なお、基板の径が大きくなれば、さらに反り量は増加するため、この発明はさらに有効である。

【0044】上記の素子を実際に用いるときは、プリント基板やリードフレームなどに実装して用いるが、基板裏面の薄膜磁気コアと実装基板との接続は面実装となるため、バンブ接合やハンダ接合、異方性導電材、導電接着剤、スタッドバンブ接合などを用いる。また、これらの個々の薄膜磁気コアに別々に高周波電流を印加しても良いが、プリント基板上で電気的に直列接続することで、高周波電流の発生源を共通にすることができます。

【0045】図7にこの発明の別の実施の形態を示す。

【0046】これは、ガラス基板72に貫通穴を形成し、ここに導電体を充填した導電層73, 74を通して、基板両面に形成された薄膜磁気コア71a, 71bを電気的に直列接続するものである。つまり、薄膜磁気コア71aの一方の電極は導電層73を通して薄膜磁気コア71bと電気的に接続され、薄膜磁気コア71bの一方の電極は導電層74を通して基板表面の電極75に接続されている。

【0047】図8に図7の製造工程を示す。

【0048】まず、ガラス基板81にサンドblastで両面を貫通する穴82a, 82bを形成する。貫通穴の径は100μmである。次に、その貫通穴に導電性樹脂を埋め込んで導電層83a, 83bとし、基板表面および裏面の部分にTi/Cu/Ni/Auの多層電極84a, 84bおよび84c, 84dを形成する。

【0049】その後は図2と同様に、薄膜磁気コア85a, 85bを形成する。薄膜磁気コア85aの一方の電極86aは、導電層83aを通して薄膜磁気コア85bの電極86bと電気的に接続され、薄膜磁気コア85bのもう一方の電極86cは導電層83bを通して基板表面の電極84bに接続される。

【0050】以上では、貫通穴の加工にはサンドblastを用いたが、超音波加工、ウォータージェットなどでも良く、また精度が悪くても良ければウエットエッティングでも良い。精度が特に必要な場合には、ドライエッティングなどの半導体プロセスを用いても良い。また、貫通穴に埋め込む導電層は、一般的なプリント基板のようにCuなどのめっき法（電解、無電解）によっても良い。また、多層セラミック基板で用いられているタンクステン充填など、どの方法でも良い。

【0051】以上の如くすれば、基板表面でのみ電気的接続をとることができるために、例えばワイヤボンディング

グのみでの電気的接続が可能となり、実装上の制約を少なくすることができる。

【0052】図9はこの発明の他の実施の形態を示す断面図で、M I 素子を高感度で動作させるために、バイアス磁界を印加する例を示す。

【0053】まず、M I 素子91をリードフレーム92に実装し、基板裏面の薄膜磁気コアはスタッダードバンプ接合で、基板表面の薄膜磁気コアはワイヤボンディングで、リードフレーム92と電気的接続をとる。次に、それらの周りに絶縁性樹脂を用いてコイルのボビン93を形成する。そして、このボビン93の周りにC uワイヤを巻回して、バイアスコイル94を形成する。なお、これと並列にコイルを巻回して、負帰還コイルを形成することもできる。特性上は図9の構成で問題はないが、信頼性を得るためにコイル全体を樹脂で覆い（ケース成型）、最後にリード曲げを実施することが望ましい。

【0054】以上の如くバイアス磁界を印加することにより、M I 素子の動作点を最も高感度な点に設定することができる。また、負帰還コイルを用いて負帰還磁界を印加することにより、温度特性に優れかつ直線性の良い特性を得ることができる。なお、バイアスコイル、負帰還コイルとも2つのM I 素子に対して1つで済み、また前述のように平面上複数の素子を並べる方法よりも素子面積が小さいため、小型、薄型を実現できる。特性の安定性については、上記の通りである。

【0055】図10はこの発明のさらに別の実施の形態を示す平面図で、基板両面の各M I 素子101と同一平面上に、バイアスコイル102および負帰還コイル103を形成するものである。なお、負帰還コイルが不要ならば、バイアスコイルだけとすれば良い。

【0056】図11にその製造工程を示す。

【0057】まず、図11(a)のように、ガラス基板111の両面に、下部コイル材料となるT i およびA 1をそれぞれ膜厚0.1 μm, 1 μm成膜する（符号112a, 112b参照）。次に、図11(b)のように、フォトレジストを用いたフォトリソグラフィおよびウエットエッキング法で下部コイルパターン113a, 113bを形成する。なお、レジストパターニング時の露光は両面同時露光で実施し、現像も同時現像とした。ウエットエッキングはA 1をリン酸、硝酸、酢酸の混合水溶液で、T i はフッ酸水溶液を用い、両面同時にエッキングした。レジストは有機アルカリ剥離液を用いて剥離した。

【0058】次に、感光性ポリイミドを用いて図11(c)のように、絶縁膜114a, 114bを形成する。このとき同時に、上部コイルとの電気的接続を行なうためのコンタクトホール115a, 115bも形成される。このあと、図2と同様に、薄膜磁気コア116a, 116bを形成し（図11(d)参照）、さらに、感光性ポリイミドを用いて、薄膜磁気コア上に絶縁膜1

17a, 117bを形成する（図11(e)参照）。最後に、(a), (b)の工程を繰り返し、上部コイル118a, 118bを図11(f)のように形成する。なお、ここでは省略したが、必要ならば両面の上部コイルパターン上の両面に絶縁膜を形成し、保護膜とすることができます。

【0059】図11のようにすることで、前述のように基板両面に薄膜磁気コアを形成する利点に加えてコイルを薄膜で形成することにより、さらに小型、薄型化が実現でき、かつコイルを薄膜形成することでバイアス磁界、負帰還磁界を高効率に安定して印加することができ、さらに特性の高性能化、安定化を図ることができます。

【0060】なお、両面にある薄膜磁気コア、バイアスコイル、負帰還コイルを外部基板を通して電気的に直列接続することにより、電流発生源を共通化することができて回路が簡素化、低消費電力化されるだけでなく、各通流電流が素子間で同一となることから、より高性能化、高安定化を実現できる。

【0061】また、図11の構成を、図7, 8のような貫通穴と導電層を有する基板上に形成することにより、基板両面の薄膜磁気コア、バイアスコイル、負帰還コイルを電気的に直列に接続する構成とすることができる。その製造方法としては、図8(a)～(c)の工程後に図11の工程を実施することとする。このような構成により、それぞれの電気的接続を基板表面だけで実施できるため、前述のような例えばワイヤボンディングのみでの電気的接続が可能となり、実装上の制約も少なくなる。

【0062】この発明による磁気検出素子は、上記スペッタ法で成膜したC o系アモルファス磁性材料に限らず、全ての磁性材料で有効である。つまり、上述の如きナノ結晶磁性材料のように高温での熱処理が必要な材料は勿論のこと、N i - F eなどの結晶性磁性材料においても同様である。また、成膜方法についても何ら限定されるものではなく、スペッタ法、真空蒸着、CVDまたはイオンビームスペッタなどが使用でき、また、めっき法で成膜するN i - F e系材料をはじめ、C o - N i - F e系、C o F e系、C o N i系の磁性膜などにも適用できる。

【0063】また、以上の実施例では薄膜磁気コアを基板の両面に各1個ずつ配置する構成としたが、その配置にも様々な応用例が考えられる。例えば、図12のように表面側素子と裏面側素子の大きさ、個数を変えたり、その角度を変えるなどして、磁界検知に様々な方向性を持たせた多方向磁気センサも变形例として考えることができる。勿論、これらの素子にバイアスコイル、負帰還コイルを薄膜コイルが形成されている場合も同様である。

【0064】

**【発明の効果】**この発明によれば、膜厚の薄い磁性体を形成したときの応力による生産上の問題を生じることなく、膜厚の厚い磁性体による薄膜磁気コアを形成できるため、感度の向上が可能となる。また、素子サイズを大きくすることなく、複数のMI素子を差動動作させることができ、実装の精度による特性変動の少ない安定した素子特性を得ることができる。

**【図面の簡単な説明】**

**【図1】**この発明の第1の実施の形態を示す斜視図である。

**【図2】**図1の製造工程説明図である。

**【図3】**製造工程における基板の反り量の変化を示すグラフである。

**【図4】**表面側、裏面側素子の配置態様の一例を示す配置図である。

**【図5】**表面側、裏面側素子の配置態様の他の例を示す配置図である。

**【図6】**磁性膜の膜厚と基板の反り量との関係を示すグラフである。

**【図7】**この発明の別の実施の形態を示す斜視図である。

**【図8】**図7の製造工程説明図である。

**【図9】**この発明の他の実施の形態を示す断面図であ

る。

**【図10】**この発明のさらに別の実施の形態を示す平面図である。

**【図11】**図10の製造工程説明図である。

**【図12】**この発明のさらに他の実施の形態を示す平面図である。

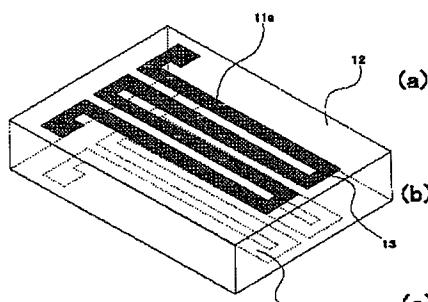
**【図13】**磁気インピーダンス素子の一般的な特性を示すグラフである。

**【図14】**2つのMI素子の従来の配置方法を示す配置図である。

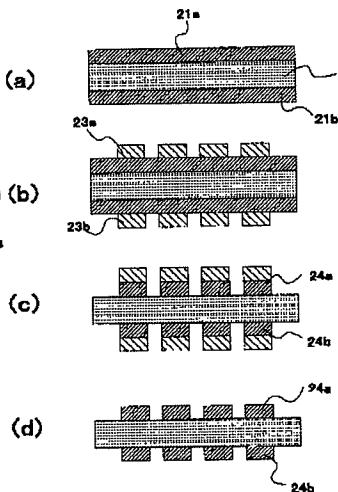
**【符号の説明】**

11a, 11b, 24a, 24b, 41a, 41b, 51a, 51b, 71a, 71b, 116a, 116b…  
薄膜磁気コア、12, 22, 111…ガラス基板、21a, 21b…磁性膜、73, 74, 83a, 83b…導電層、75, 84a, 84b…電極、82a, 82b…貫通穴、91, 101…磁気インピーダンス素子(MI素子)、92…リードフレーム、93…ボビン、94, 102…バイアスコイル、103…負帰還コイル、114a, 114b, 117a, 117b…絶縁膜、115a, 115b…コンタクトホール、118a, 118b…コイル。

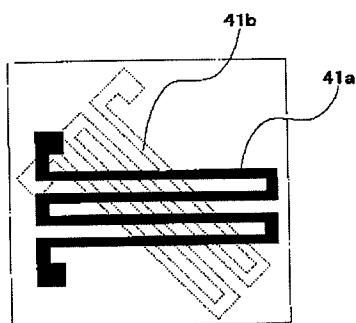
**【図1】**



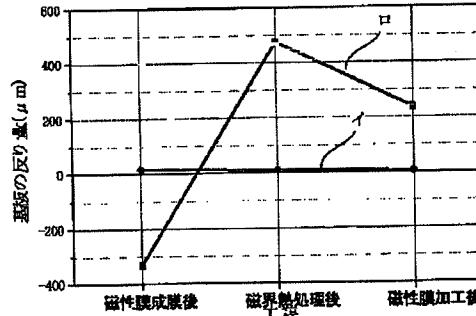
**【図2】**



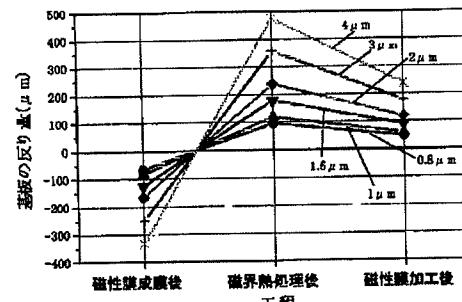
**【図4】**



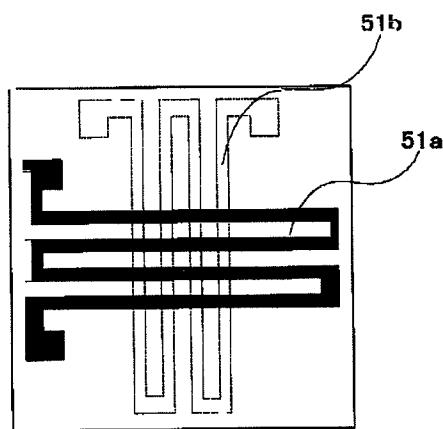
**【図3】**



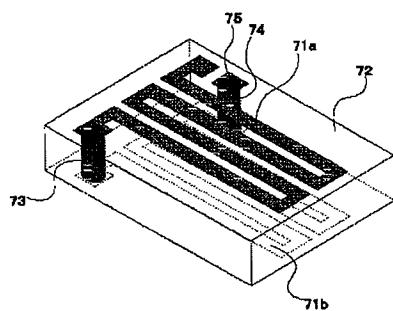
**【図6】**



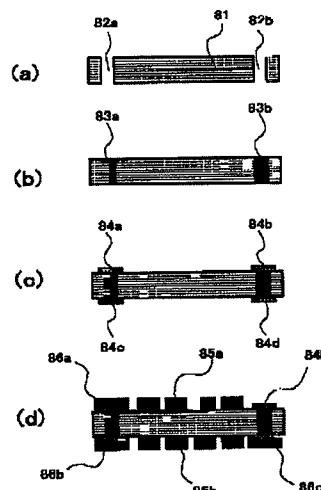
【図5】



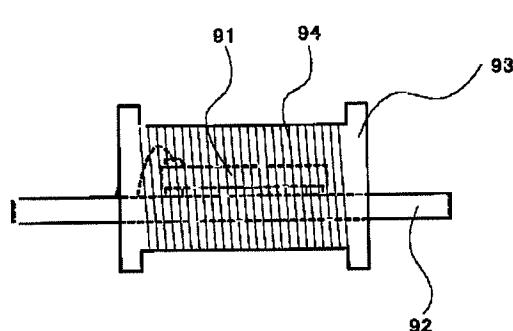
【図7】



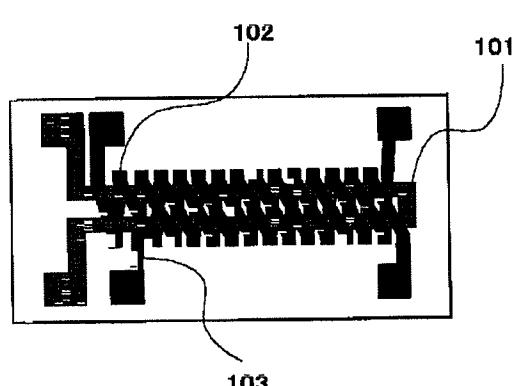
【図8】



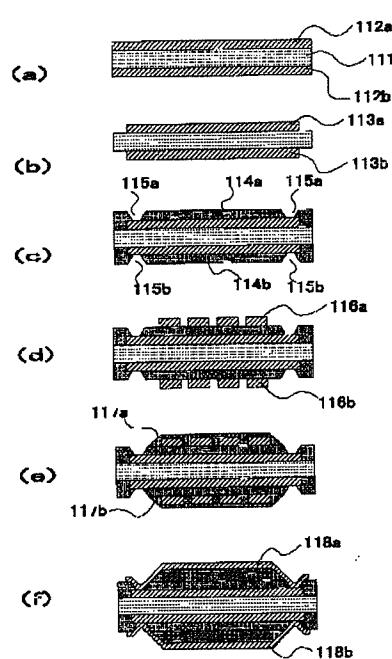
【図9】



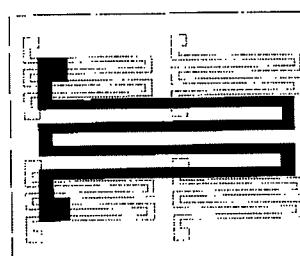
【図10】



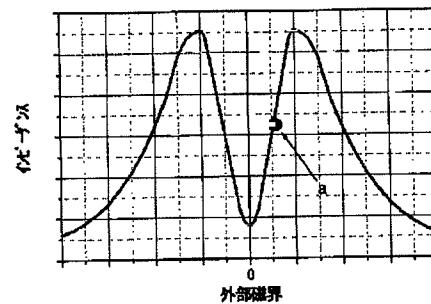
【図11】



【図12】



【図13】



【図14】

